

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-206928

(43)Date of publication of application : 28.07.2000

(51)Int.Cl.

G09G 3/28
G09G 3/20

(21)Application number : 11-004923

(71)Applicant : NEC CORP

(22)Date of filing : 12.01.1999

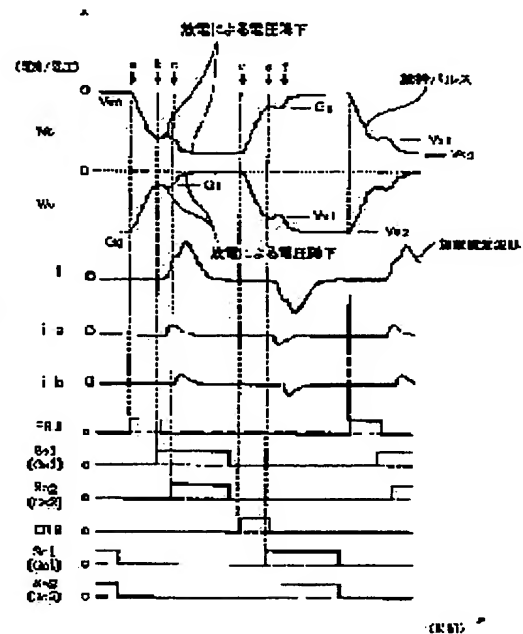
(72)Inventor : NAKAMURA SHIYUUJI

(54) METHOD AND CIRCUIT FOR DRIVING SUSTAINING PULSE OF PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To stably hold the sustaining discharge intensity of respective display cells regardless of a change of a display load amount by generating/outputting a slope pulse and applying a sustaining discharge current supply pulse having arrival potential according to order in order that the arrival potential is far from the potential shown by the final sustaining discharge current supply pulse.

SOLUTION: A first sloping circuit supplies the sustaining discharge current of the trailing edge of the waveform Wc of the sustaining discharge current supply pulse and of the leading edge of the sustaining pulse of a scan electrode drive waveform Ws ('a' point). Then, the sustaining discharge current supply pulse having the arrival potential is applied in the order that the arrival potential is farther from the potential shown by the final sustaining discharge current supply pulse. For instance, just before of a discharge start ('b' point), the potential of the waveform Wc of the sustaining discharge current supply pulse is lowered to a voltage Vs1 by a control signal Sc1, and the potential of the scan electrode drive waveform Ws is raised to the voltage G1 by the control signal Gs1.



LEGAL STATUS

[Date of request for examination] 23.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3262093

[Date of registration] 21.12.2001

[Number of appeal against examiner's decision]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-206928

(P2000-206928A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl.⁷

G 0 9 G 3/28

3/20

識別記号

6 2 4

6 4 2

F I

G 0 9 G 3/28

3/20

ターマコード* (参考)

H 5 C 0 8 0

6 2 4 M

6 2 4 P

6 4 2 C

審査請求 有 請求項の数 6 O L (全 11 頁)

(21) 出願番号

特願平11-4923

(22) 出願日

平成11年1月12日 (1999.1.12)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 中村 修士

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100097113

弁理士 堀 城之

Fターム (参考) 5C080 AA05 BB05 DD03 EE29 FF12

GG12 HH02 HH04 HH05 JJ02

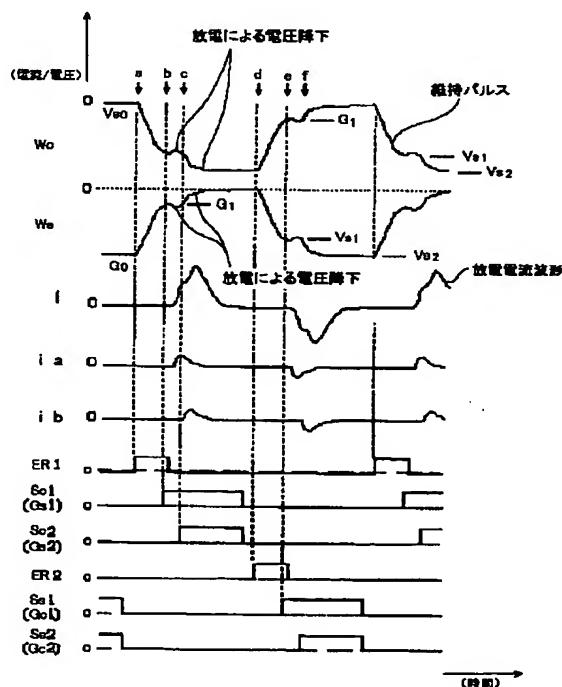
JJ03 JJ04 JJ05 JJ06

(54) 【発明の名称】 プラズマディスプレイパネルの維持パルス駆動方法及び駆動回路

(57) 【要約】

【課題】 本発明は、表示負荷量の変化にかかわらず、各表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法及び駆動回路を提供することを課題とする。

【解決手段】 複数の走査電極3、走査電極3と対をなし同一平面上に形成された複数の維持電極4、走査電極3及び維持電極4と直交する複数のデータ電極、走査電極3及び維持電極4とデータ電極との交点に形成された複数の表示セル16、…、16とを備えるプラズマディスプレイパネルの駆動方法において、スローパルス（すなわち、立ち上がりパルス及び立ち下がりパルス）と到達電位が各々異なる複数の維持放電電流供給パルスを用いて維持パルスを構成するとともに、スローパルス終了後に最終維持パルス電位から到達電位が遠い順に維持放電電流供給パルスを印加する。



【特許請求の範囲】

【請求項 1】 表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法であって、

到達電位が各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する工程と、

前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記到達電位が遠い順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する工程とを有することを特徴とするプラズマディスプレイパネルの維持パルス駆動方法。

【請求項 2】 表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法であって、

出力インピーダンスが各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する工程と、

前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記出力インピーダンスの大きい順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する工程とを有することを特徴とするプラズマディスプレイパネルの維持パルス駆動方法。

【請求項 3】 前記維持放電電流供給パルスの印加初期時の印加電圧を制限する工程と、

表示セルを維持放電する際に維持放電電流及び／または維持放電印加時間を制限する工程とを有することを特徴とする請求項 1 または 2 に記載のプラズマディスプレイパネルの維持パルス駆動方法。

【請求項 4】 表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの駆動回路であって、到達電位が各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する手段と、

前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記到達電位が遠い順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する手段とを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 5】 表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの駆動回路であって、出力インピーダンスが各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する手段と、

前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記出力インピーダンスの大きい順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する手段とを有す

ることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 6】 前記維持放電電流供給パルスの印加初期時の印加電圧を制限する手段と、表示セルを維持放電する際に維持放電電流及び／または維持放電印加時間を制限する手段とを有することを特徴とする請求項 4 または 5 に記載のプラズマディスプレイパネルの駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマ表示技術に関し、特に表示負荷量の変化に関わらず、各表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法及び駆動回路に関する。

【0002】

【従来の技術】近年、プラズマディスプレイパネル（以下、PDP と略称する）は、薄型構造でちらつきがなく表示コントラスト比が大きいこと、また、比較的大画面とすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることなど、数多くの特徴を有している。このために、近年コンピュータ関連の表示装置の分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0003】図 9 は従来技術の表示セルの 1 つに対応した駆動回路部の構成を示す回路図である。なお、この回路図では高圧出力に係わる MOS トランジスタとダイオードを抜き出して示している。予備放電期間において、まず、MOS トランジスタ T30 を ON 状態にすると、ダイオード D30 を介して維持電極 4 が V_p 電位に変化して予備放電パルス P_p が印加される。このとき、MOS トランジスタ T52 を ON 状態にしておき、ダイオード D52、D21 を介して走査電極 3 を接地電位 GND に保持しておく。次に、MOS トランジスタ T31 を ON 状態にすると、ダイオード D31、D20 を介して走査電極 3 は V_p 電位に変化して予備放電消去パルス P_{pe} が印加される。それと同時に、MOS トランジスタ T50 を ON 状態にして、ダイオード D50 を介して維持電極 4 を接地電位 GND に変化させる。

【0004】なお、予備放電期間におけるデータ電極電位は、MOS トランジスタ T11 を ON 状態に保持して常に接地電位 GND としておく。書き込み放電期間では、MOS トランジスタ T23 を ON 状態にして、ダイオード D23、D20 を介して走査電極 3 を V_{bw} 電位、MOS トランジスタ T50 を ON 状態にして、ダイオード D50 を介して維持電極 4 を接地電位 GND レベルとする。さらに、MOS トランジスタ T22 を ON 状態としたのち、走査電極 3 毎に MOS トランジスタ T21 を選択的に ON 状態とすることで、走査電極 3 を V_w 電位まで引き下げて走査パルス P_w を印加する。書き込み放電を行う場合には、この走査パルス P_w に対応し

て、MOSトランジスタT11をOFF状態、MOSトランジスタT10をON状態に変化させて、データ電極をVd電位にしてデータパルス印加する。

【0005】維持放電期間における維持パルスは、特許公報第2755201号に記載の電力回収方式を用いて作成する場合で例示する。維持電極4に負電位の維持パルス印加する場合は次の形態を採る。まず、MOSトランジスタT61をON状態にすると、パネル静電容量Cpに蓄積されている電荷によって、走査電極3からダイオードD20、D61、MOSトランジスタT61、

コイルL60を経由して、維持電極4に向かって電流が流れて共振動作を起こすため、パネル静電容量Cpには逆極性の電荷が蓄積される。この動作により、表示セルの走査電極3はG0電位に、維持電極4はVs0電位になる。

【0006】次に、維持放電電流を供給するためのMOSトランジスタT40をON状態にして維持電極4をVs電位まで引き下げるとともに、MOSトランジスタT52をON状態にして、走査電極3を接地電位GNDに引き上げる。

【0007】走査電極3に負電位の維持パルス印加する場合は次の形態を採る。まず、MOSトランジスタT60をON状態にすると、パネル静電容量Cpに蓄積されている電荷によって、維持電極4からコイルL60、MOSトランジスタT60及びダイオードD60、D21を経由し、走査電極3に向かって電流が流れ、この動作により、表示セルの維持電極4はG0電位に、走査電極3はVs0電位になる。

【0008】次に、維持放電電流を供給するためのMOSトランジスタT42をON状態にして走査電極3をVs電位まで引き下げるとともに、MOSトランジスタT50をON状態にして維持電極4を接地電位GNDに引き上げる。

【0009】以上の動作を繰り返すことで、走査電極3と維持電極4の電位関係を交互に逆転させ、所望の回数の維持放電を行う。プラズマディスプレイでは、表示セルの点灯と消灯を選択することは容易であるが、その輝度をアナログ的に調整することは困難であるため、画像を多階調で表示する場合にはサブフィールド法が利用される。つまり、プラズマディスプレイの表示セルは、上述のように壁電荷が書き込まれた状態で維持パルスが印加されると発光するので、サブフィールド法では、維持パルスの印加個数を制御することで表示セルの発光輝度を発光時間として視認の積分効果により調整する。そこで、画像表示のメインフィールドである1フレームを複数のサブフィールドに分割しておき、このサブフィールドで各種間隔の駆動パルスとして維持パルスを事前に設定しておく。例えば、映像信号を6ビットのバイナリ階調で64段階の階調レベルに表現する場合、図10に示すように、1フレーム内に、1, 2, 4, ..., 32とい

った比率の個数で維持パルスを印加する維持発光期間となるサブフィールドを設定しておく。このような、サブフィールドの維持パルスを適宜選択すれば、1フレーム内の維持パルスの発生個数が64段階に変化することになり、ディスプレイパネルの表示セルの発光時間により発光輝度を等価的に調整することができる。

【0010】

【発明が解決しようとする課題】しかしながら、従来技術では、維持放電期間での発光セル数（表示負荷量）が変化すると、走査電極3及び維持電極4の抵抗値や維持放電電流供給回路の出力インピーダンスの影響で、表示セル毎に供給される維持放電電流が変化し、維持パルス数が同一であっても、発光輝度に差違が見られる現象が発生するという問題点があった。このため、各サブフィールドの表示負荷量が増加すると、64段階の輝度レベルが単調に変化せず、程度の悪い場合には、上位の輝度レベルであるはずの輝度段階が、すぐ下位の輝度段階と逆転してしまうという問題点があった。この場合には、当然のことながら本来の階調精度を発揮できないばかり

【0011】図11は、従来技術における表示セル単位の維持パルス波形と維持放電電流供給パルスを示したものであり、同図(a)は表示負荷量が小さい場合を、同図(b)は表示負荷量大きい場合をそれぞれ示している。表示負荷量が小さいときには維持パルス波形の歪も小さく放電電流のピーク値も大きい、表示負荷量大きいときには維持パルス波形の歪が大きくなり放電電流のピーク値が小さくなるという問題点があった。また放電電流のピーク値は発光輝度の大きさにほぼ比例するため、表示負荷量が小さいときには輝度が増大し、表示負荷量大きいときには輝度が減少するという問題点があった。

【0012】本発明は斯かる問題点を鑑みてなされたものであり、その目的とするところは、表示負荷量の変化に関わらず、各表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法及び駆動回路を提供する点にある。

【0013】

【課題を解決するための手段】本発明の請求項1に記載の要旨は、表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法であって、到達電位が各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する工程と、前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記到達電位が近い順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する工程とを有することを特徴とするプラズマディスプレイパネルの維持パルス駆動方法に存する。また本発明の請求項2に記載

の要旨は、表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの維持パルス駆動方法であって、出力インピーダンスが各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する工程と、前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記出力インピーダンスの大きい順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する工程とを有することを特徴とするプラズマディスプレイパネルの維持パルス駆動方法に存する。また本発明の請求項3に記載の要旨は、前記維持放電電流供給パルスの印加初期時の印加電圧を制限する工程と、表示セルを維持放電する際に維持放電電流及び／または維持放電印加時間を制限する工程とを有することを特徴とする請求項1または2に記載のプラズマディスプレイパネルの維持パルス駆動方法に存する。また本発明の請求項4に記載の要旨は、表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの駆動回路であって、到達電位が各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する手段と、前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記到達電位が遠い順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する手段とを有することを特徴とするプラズマディスプレイパネルの駆動回路に存する。また本発明の請求項5に記載の要旨は、表示セルの維持放電強度を安定に保持するプラズマディスプレイパネルの駆動回路であって、出力インピーダンスが各々異なる複数の維持放電電流供給パルスとスローパルスとを用いて維持パルスを生成・出力する手段と、前記スローパルスの生成・出力の終了後に、最終の前記維持放電電流供給パルスの示す電位から前記出力インピーダンスの大きい順番で当該順番に応じた到達電位を有する維持放電電流供給パルスを印加する手段とを有することを特徴とするプラズマディスプレイパネルの駆動回路に存する。また本発明の請求項6に記載の要旨は、前記維持放電電流供給パルスの印加初期時の印加電圧を制限する手段と、表示セルを維持放電する際に維持放電電流及び／または維持放電印加時間を制限する手段とを有することを特徴とする請求項4または5に記載のプラズマディスプレイパネルの駆動回路に存する。

【0014】

【発明の実施の形態】以下の各実施形態に示す、本発明にかかるプラズマディスプレイパネルの維持パルス駆動方法及び駆動回路は、複数の走査電極3、走査電極3と対をなし同一平面上に形成された複数の維持電極4、走査電極3及び維持電極4と直交する複数のデータ電極、走査電極3及び維持電極4とデータ電極との交点に形成された複数の表示セル16、…、16とを備えるプラズマディスプレイパネルの維持パルス駆動方法において、

到達電位が各々異なる複数の維持放電電流供給パルスとスローパルス（すなわち、立ち上がりパルス及び立ち下がりパルス）とを用いて維持パルスを構成するとともに、スローパルス終了後に、最終維持パルス電位から到達電位が遠い順に維持放電電流供給パルスを印加する点に特徴を有している。また、維持パルスを、スローパルス（すなわち、立ち上がりパルス及び立ち下がりパルス）と出力インピーダンスが各々異なる複数の維持放電電流供給パルスとを用いて構成するとともに、スローパルス終了後出力インピーダンスの大きい順に維持放電電流供給パルスを印加する点に特徴を有している。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0015】（第1実施形態）図6は、交流放電メモリ動作型のPDP15の一つの表示セルの構成を例示する斜視断面図である。PDP15は、薄型構造でちらつきがなく表示コントラスト比が大きいこと、また、比較的に大画面とすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることなど、数多くの特徴を有している。このために、近年コンピュータ関連の表示装置の分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0016】本実施形態のPDP15には、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動作させる交流放電型のものと、電極が放電空間に露出して直流放電の状態で作動作させる直流放電型のものがある。更に、交流放電型には、駆動方式として放電セルのメモリ性を利用するメモリ動作型と、メモリ性を利用しないリフレッシュ動作型とがある。なお、PDP15の輝度は、放電回数すなわちパルス電圧の繰り返し数に比例する。上記のリフレッシュ型の場合は、表示容量が大きくなると輝度が低下するため、主に小表示容量のPDP15に対して使用されている。

【0017】この表示セルは、ガラスより成る前面および背面の二つの絶縁基板1及び2と、絶縁基板2上に形成された透明な走査電極3及び透明な維持電極4と、電極抵抗値を小さくするため走査電極3及び維持電極4に重なるように配置されるトレース電極5、6と、絶縁基板1上に、走査電極3及び維持電極4と直交して形成されたデータ電極7と、絶縁基板1及び2の空間に、ヘリウム、ネオンおよびキセノン等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間8と、上記放電ガスの放電により発生する紫外線を可視光10に変換する蛍光体11と、走査電極3及び維持電極4を覆う誘電体層12と、この誘電体層12を放電から保護する酸化マグネシウム等から成る保護層13と、データ電極7を覆う誘電体層14とを備えて構成される。

【0018】次に、図6を参照して、選択された表示セルの放電動作について説明する。走査電極3とデータ電

極 7 との間に放電しきい値を越えるパルス電圧を印加して放電を開始させると、このパルス電圧の極性に対応して、正負の電荷が両側の誘電体層 12 及び 14 の表面に吸引されて電荷の堆積を生じる。この電荷の堆積に起因する等価的な内部電圧、すなわち、壁電圧は、上記パルス電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、上記パルス電圧が一定値を保持していても、放電を維持することができず遂には停止する。この後に、隣接する走査電極 3 と維持電極 4 との間に、壁電圧と同極性のパルス電圧である維持放電パルスを印加すると、壁電圧の分が実効電圧として重畳されるため、維持放電パルスの電圧振幅が低くても、放電しきい値を越えて放電することができる。従って、維持放電パルスを走査電極 3 と維持電極 4 との間に交互に印加し続けることによって、放電を維持することが可能となる。この機能が上述のメモリ機能である。また、走査電極 3 または維持電極 4 に、壁電圧を中和するような、幅の広い低電圧のパルス、または、幅の狭い維持放電パルス電圧程度のパルスである消去パルスを印加することにより、上記の維持放電を停止させることができる。

【0019】図 7 は図 6 に示した表示セルをマトリクス配置して形成した PDP 15 の概略の構成と制御回路及び各駆動ドライバを示したブロック図である。PDP 15 は、 $m \times n$ 個の行 \times 列に表示セルを配列したドットマトリクス表示用のパネルであり、行電極としては互いに平行に配置した走査電極 3, ..., 3 の各々および維持電極 4, ..., 4 を備え、列電極としてはこれら走査電極 3 および維持電極 4 と直交して配列したデータ電極 D1, D2, ..., Dn を備えている。走査電極 3 には走査ドライバ 21 で走査電極駆動波形を生成して印加し、維持電極 4 には維持ドライバ 22 で維持放電電流供給パルスの波形を生成して印加し、データ電極 D1, D2, ..., Dn にはアドレスドライバ 20 でデータ電極駆動波形を生成して印加する。なお、各駆動ドライバの制御信号は、基本信号（垂直同期信号 Vsync、水平同期信号 Hsync、クロック信号 Clock、データ信号 DATA）をもとにして制御回路部分で作られる。

【0020】図 8 に走査ドライバ 21、維持ドライバ 22、アドレスドライバ 20 から出力される駆動波形を示す。

【0021】図 8 において、維持放電電流供給パルスの波形 Wc は、維持電極 4, ..., 4 に印加される維持電極駆動パルス、走査電極駆動波形 Ws1、走査電極駆動波形 Ws2, ..., 走査電極駆動波形 Wsm は、走査電極 3, ..., 3 の各々の各々に印加される走査電極駆動パルス、Wd は、データ電極 Di ($1 \leq i \leq n$) に印加されるデータ電極駆動パルスである。

【0022】駆動の一周期（1 サブフィールド：SF）は、予備放電放電 A、書き込み放電期間 B、維持放電期間 C で構成され、これを繰り返して所望の映像表示を得

る。予備放電期間 A は、書き込み放電期間 B において安定した書き込み放電特性を得るために、放電ガス空間内に活性粒子及び壁電荷を生成するための期間であり、PDP 15 の全表示セルを同時に放電させる予備放電パルス Pp を印加した後に、生成された壁電荷のうち書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルス Ppe を走査電極 3, ..., 3 の各々に一斉に印加する。すなわち、まず、走査電極 3, ..., 3 の各々に対して予備放電パルス Pp を印加し、全ての表示セルにおいて放電を起こさせた後、走査電極 3, ..., 3 の各々に予備放電消去パルス Ppe を印加して消去放電を発生させ、予備放電パルスにより堆積した壁電荷を消去する。

【0023】書き込み放電期間 B においては、走査電極 3, ..., 3 の各々に順次走査パルス Pw を印加するとともに、この走査パルス Pw に同期して、表示を行うべき表示セルのデータ電極 Di ($1 \leq i \leq n$) にデータパルス Pd を選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。

【0024】維持放電期間 C においては、維持電極 4 に負極性の維持放電パルス Pc を印加するとともに、走査電極 3, ..., 3 の各々に維持放電パルス Pc より 180 度位相の遅れた負極性の維持放電パルス Ps を印加し、書き込み放電期間 B において書き込み放電を行った表示セルに対し所望の輝度を得るために必要な維持放電を繰り返す。

【0025】図 1 は本発明にかかる PDP 15 の維持パルス駆動方法及び駆動回路の一実施形態で用いられる各種信号を説明するためのタイミングチャートであって、維持放電期間 C における維持電極 4 に印加する維持放電電流供給パルスの波形 Wc と走査電極 3 に印加する走査電極駆動波形 Ws、維持放電電流供給パルスの波形 Wc、及び走査電極駆動波形 Ws を駆動するための各制御信号を示している。横軸は時間、縦軸は電流値または電圧値である。

【0026】本実施形態の PDP 15 の維持パルス駆動方法及び駆動回路は、アドレスドライバ 20、走査電極駆動パルスを走査電極 3 に与える走査ドライバ 21、維持電極 4 駆動パルスを維持電極 4 に与える維持ドライバ 22 を備え、制御信号 ER1 によって第 1 のスロープ用回路を動作させることにより、維持放電電流供給パルスの波形 Wc の維持パルスの立ち下がり及び走査電極駆動波形 Ws の維持パルスの立ち上がりの維持放電電流を供給する（a 点のタイミング参照）。維持パルス電位が放電開始電圧以上になり放電が開始されると同時にまたは放電開始の直前に（b 点のタイミング参照）、制御信号 Sc1 を用いて第 1 の維持放電供給回路を動作させて維持放電電流供給パルスの波形 Wc の電位を電圧 Vs1 まで引き下げるとともに、制御信号 Gs1 を用いて第 2 の維持放電供給回路を動作させて走査電極駆動波形 Ws の

電位を電圧G1に引き上げる。維持放電が開始して数100ns後(c点のタイミング参照)、制御信号Sc2を用いて第3の維持放電供給回路を動作させて維持放電電流供給パルスの波形Wcの電位をVs2電位まで引き下げるとともに、制御信号Gs2を用いて第4の維持放電供給回路を動作させて走査電極駆動波形Wsの電位を接地電位GNDに引き上げる。維持放電電流供給パルスの波形Wcの維持パルスの立ち上がり及び走査電極駆動波形Wsの維持パルスの立ち下がり、制御信号ER2を用いてスロープ用回路を動作させて供給する(d点のタイミング参照)。維持パルス電位が放電開始電圧以上になり放電が開始すると同時にその直前に(e点のタイミング参照)、制御信号Gc1を用いて第5の維持放電供給回路を動作させて維持放電電流供給パルスの波形Wcの電位を電圧G1に引き上げるとともに、制御信号Ss1を用いて第6の維持放電供給回路を動作させて走査電極駆動波形Wsの電位を電圧Vs1まで引き下げる。維持放電が開始して数100ns後(f点のタイミング参照)、制御信号Gc2を用いて第7の維持放電供給回路を動作させて維持放電電流供給パルスの波形Wcの電位を接地電位GNDに引き上げるとともに、制御信号Ss2を用いて第8の維持放電供給回路を動作させて走査電極駆動波形Wsの電位をVs2電位まで引き下げる。以上の制御を所定の発光回数だけ繰り返して維持放電期間Cは終了する。

【0027】図2は、表示セル16を駆動する駆動回路の第1実施形態の構成を示す回路構成図である。維持パルス発生回路部分以外の回路構成及び動作は従来技術と同様なのでここでは省略する。図1のa点のタイミングにおいて、制御信号ER1をHighレベル(デジタル値=1)にすることで、MOSトランジスタT60をON状態にする。このとき、パネル静電容量Cpに蓄積されている電荷によって、維持電極4からコイルL60、MOSトランジスタT60及びダイオードD60及びD21を経由して走査電極3に向かって電流が流れて共振動作を起こすため、パネル静電容量Cpには逆極性の電荷が蓄積される。この動作により、表示セル16の走査電極3はG0電位に、維持電極4はVs0電位になる。

【0028】図1のb点のタイミングにおいて、制御信号Sc1をHighレベル(デジタル値=1)にしてMOSトランジスタT41をON状態にすると、維持電極4はVs1電位まで引き下げられ、制御信号Gs1をHighレベル(デジタル値=1)にしてMOSトランジスタT53をON状態にすることで、走査電極3はG1電位に引き上げられる。それと同時にあるいは直後に、表示セル16は維持放電を発生するので、これらのMOSトランジスタT41、T53を通してG1電位及びVs1電位を与える電源から維持放電電流を供給する。

【0029】図1のc点のタイミングにおいて、制御信号Sc2をHighレベル(デジタル値=1)にしてMOSトランジスタT40をON状態にすると、維持電極4はさらに低電位のVs2電位まで引き下げられ、制御信号Gs2をHighレベル(デジタル値=1)にしてMOSトランジスタT52をON状態にすると走査電極3はさらに高電位の接地電位GNDに引き上げられる。表示セル16は維持放電の途中であるので、これらのMOSトランジスタT40、T52を通した電源接地電位GND及びVs2電位を与える電源からの維持放電電流供給に切り替わる。なお、c点のタイミングは維持放電開始から数100ns(約100~300nsが望ましい)遅延させるのが望ましい。

【0030】図1のd点のタイミングにおいて、制御信号ER2をHighレベル(デジタル値=1)にすることでMOSトランジスタT61をON状態にする。このとき、パネル静電容量Cpに蓄積されている電荷によって、走査電極3からダイオードD20、D61及びMOSトランジスタT61、コイルL60を経由して、維持電極4に向かって電流が流れて共振動作を起こすため、パネル静電容量Cpには逆極性の電荷が蓄積される。この動作により、表示セル16の維持電極4はG0電位に引き上げられ、走査電極3はVs0電位まで引き下げられる。

【0031】図1のe点のタイミングにおいて、制御信号Ss1をHighレベル(デジタル値=1)にすることでMOSトランジスタT43をON状態にすると、走査電極3はVs1電位まで引き下げられ、制御信号Gc1をHighレベル(デジタル値=1)にすることでMOSトランジスタT51をON状態にすると、維持電極4はさらに高電位のG1電位に引き上げられる。それと同時にあるいは直後に、表示セル16は維持放電を発生するので、これらのMOSトランジスタT43、T51を通してG1電位及びVs1電位を与える電源から維持放電電流を供給する。

【0032】図1のf点のタイミングにおいて、制御信号Ss2をHighレベル(デジタル値=1)にすることでMOSトランジスタT42をON状態にすると、走査電極3はさらに低電位のVs2電位まで引き下げられ、制御信号Gc2をHighレベル(デジタル値=1)にすることでMOSトランジスタT50をON状態にすると、維持電極4はさらに高電位の接地電位GNDに引き上げられる。表示セル16は維持放電の途中であるので、これらのMOSトランジスタT42、T50を通した電源接地電位GND及びVs2電位を与える電源からの維持放電電流供給に切り替わる。f点は維持放電開始から数100ns(約100~300ns)遅延させるのが望ましい。維持放電時に維持放電電流を供給する。

【0033】図1に維持放電時の維持パルス波形と維持

放電電流供給パルスの波形を示す。ここでは、表示セル16の静電容量を充放電するための電流は差し引いてあり、維持放電電流供給パルスとは封入したガスが放電することによって流れる電流を指している。また、この図は、複数の表示セル16、…、16が維持放電している場合を示しており、維持放電電流供給パルス1は1電極上に流れる電流、維持放電電流供給パルスi a及び維持放電電流供給パルスi bは個別の表示セル16に流れる電流である。

【0034】維持放電はb点とc点の間で発生するが、b点からc点の間では印加電圧がc点以降に比べて小さい。そのため、b点からc点の間では放電開始電圧が低めの表示セル16で維持放電が発生し、その放電電流は維持放電電流供給パルスi aに示したようになる。b点からc点の間で放電が発生しなかった表示セル16は、c点以降、印加電圧が大きくなって放電が発生し、維持放電電流供給パルスi bに示したように電流が流れる。

【0035】比較的少数の表示セル16が維持放電する場合には、その維持放電が、維持電圧を印加した後の早い時間内に集中して発生する傾向がある。これは、電極あたりの維持放電電流が小さくなるため、電極抵抗による電圧降下も小さくなり、各表示セル16に十分な駆動電圧が印加され続けるからである。

【0036】以上説明したように、第1実施形態によれば、維持パルス初期の印加電圧を小さくするため、表示セル16あたりの供給電流を適度に制限し、維持放電強度の過度の増大、すなわち、発光強度の過度の増大を防ぐことができる。また、多数の表示セル16、…、16が維持放電する場合には、b点～c点の間では放電電流を小さめに抑えけるとともに、b点～c点の時間を適度に設定しておくことで、維持放電をc点以降まで継続させることができる。c点以降で駆動電圧を拡大しているの

ので、維持放電強度が高められて発光強度を補うことができ、その結果、少数セル選択の場合と同等の輝度を確保でき、表示率と輝度の関係は図3に示すような結果を得ることができ、表示率すなわち維持放電セル数の変化に対する輝度変動を低減できるようになる。これにより、表示負荷量に依存することなく、維持放電駆動マージンを安定にしつつ、維持放電による発光強度をほぼ一定に保つことができるといった効果を奏する。

【0037】（第2実施形態）図4は維持放電期間Cにおける維持電極4に印加する維持放電電流供給パルスの

波形W cと、走査電極3に印加する走査電極駆動波形W sと、維持放電電流供給パルスの波形W c及び走査電極駆動波形W sを発生するための各制御信号を示したものである。横軸は時間、縦軸は電流値または電圧値である。なお、第1実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0038】本実施形態のPDP15の維持パルス駆動

方法及び駆動回路は、維持放電電流供給パルスの波形W cの維持パルスの立ち下がりと走査電極駆動波形W sの維持パルスの立ち上がりは、制御信号E R 1によって第1のスロープ用回路を動作させて供給する（a点のタイミング参照）。維持パルス電位が放電開始電圧以上になり放電が開始すると同時またはその直前に（b点のタイミング参照）、制御信号S c 1を用いて第1の維持放電供給回路を動作させて維持放電電流供給パルスの波形W cの電位を電圧V sまで引き下げるとするとともに、制御信号G s 1を用いて第2の維持放電供給回路を動作させて走査電極駆動波形W sの電位を接地電位GNDに引き上げる。維持放電が開始して数100ns後（cのタイミング参照）、制御信号S c 2を用いて第3の維持放電供給回路を動作させ、さらに、制御信号G s 2を用いて第4の維持放電供給回路を動作させて第1～第4の維持放電供給回路を全て動作状態とする。一方、維持放電電流供給パルスの波形W cの維持パルスの立ち上がりと走査電極駆動波形W sの維持パルスの立ち下がり、制御信号E R 2を用いてスロープ用回路を動作させて供給する（d点のタイミング参照）。維持パルス電位が放電開始電圧以上になり放電が開始すると同時またはその直前に（e点のタイミング参照）、制御信号G c 1を用いて第5の維持放電供給回路を動作させて維持放電電流供給パルスの波形W cの電位を接地電位GNDに引き上げるとともに、制御信号S s 1を用いて第6の維持放電供給回路を動作させて走査電極駆動波形W sの電位を電圧V sまで引き下げる。維持放電が開始して数100ns後（f点のタイミング参照）、制御信号G c 2を用いて第7の維持放電供給回路を動作させ、さらに、制御信号S s 2を用いて第8の維持放電供給回路を動作させて第5～8の維持放電供給回路を全て動作状態とする。以上を所定の発光回数だけ繰り返して維持放電期間Cは終了する。

【0039】図5は、図4のPDP15における表示セル16を駆動する駆動回路の第2実施形態の構成を示す回路構成図である。なお、維持パルス発生回路部分以外の回路構成及び動作は従来技術と同様なのでここでは省略する。図4のa点のタイミングにおいて、制御信号E R 1をHighレベル（デジタル値＝1）にすることで、MOSトランジスタT 60をON状態にする。このとき、パネル静電容量C pに蓄積されている電荷によって、維持電極4からコイルL 60、MOSトランジスタT 60及びダイオードD 60、D 21を経由して走査電極3に向かって電流が流れて共振動作を起こすため、パネル静電容量C pには逆極性の電荷が蓄積される。この動作により、表示セル16の走査電極3はG 0電位に、維持電極4はV s 0電位になる。

【0040】図4のb点のタイミングにおいて、制御信号S c 1をHighレベル（デジタル値＝1）にしてMOSトランジスタT 41をON状態にすると、維持電

極4はV_s電位まで引き下げられ、制御信号G_{s1}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₅₃をON状態にすることで、走査電極3は接地電位GNDに引き上げられる。それと同時にあるいは直後に、表示セル16は維持放電を発生するので、これらMOSトランジスタT₄₁、T₅₃を通して接地電位GND及びV_s電位を与える電源から維持放電電流を供給する。

【0041】図4のc点のタイミングにおいて、制御信号S_{c2}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₄₀をON状態にすると、維持電極4をV_s電位に保持する駆動回路が増え、電源V_sからの維持放電電流の供給能力が大きくなり、制御信号G_{s2}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₅₂をON状態にすると走査電極3を接地電位GNDに保持する駆動回路が増え、接地電位GNDからの維持放電電流の供給能力が大きくなる。c点は維持放電開始後数100ns（約100～300ns）遅延させるのが望ましい。

【0042】図4のd点のタイミングにおいて、制御信号ER₂をHighレベル（デジタル値＝1）にしてMOSトランジスタT₆₁をON状態にする。このとき、パネル静電容量C_pに蓄積されている電荷によって、走査電極3からダイオードD₂₀、D₆₁、MOSトランジスタT₆₁及びコイルL₆₀を経由して、維持電極4に向かって電流が流れて共振動作を起こすため、パネル静電容量C_pには逆極性の電荷が蓄積される。この動作により、表示セル16の維持電極4はG₀電位に引き上げられ、走査電極3はV_{s0}電位まで引き下げられる。

【0043】図4のe点のタイミングにおいて、制御信号S_{s1}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₄₃をON状態にすると、走査電極3をV_s電位まで引き下げられ、制御信号G_{c1}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₅₁をON状態にすると維持電極4を接地電位GNDに引き上げられる。

【0044】図4のf点のタイミングにおいて、制御信号S_{s2}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₄₂をON状態にすると、走査電極3をV_s電位に保持する駆動回路が増え、電源V_sからの維持放電電流の供給能力が大きくなり、制御信号G_{c2}をHighレベル（デジタル値＝1）にしてMOSトランジスタT₅₀をON状態にすると、維持電極4を接地電位GNDに保持する駆動回路が増え、接地電位GNDからの維持放電電流の供給能力が大きくなる。f点は維持放電開始後数100ns（約100～300ns）遅延させるのが望ましい。

【0045】図4に示すように維持パルスが変位した直後に動作するMOSトランジスタT₄₁、T₄₃、T₅

1、T₅₃には出力に逆流防止のダイオードD₄₁、D₄₃、D₅₁、D₅₃に加えて、抵抗R₄₁、R₄₃、R₅₁、R₅₃を各々直列に接続している。抵抗R₄₁、R₄₃、R₅₁、R₅₃は、維持放電時に過剰な放電電流が流れることを抑制することができる。

【0046】図4の維持放電電流供給パルスに示すように、第1維持クランプ回路の出力に抵抗を挿入し維持放電を開始することで、維持放電の成長過程を急激にすることなく第2維持クランプ電圧で維持放電を継続するため、表示負荷量に依存しにくくなっている。つまり、発光負荷量が少ない場合、表示セル16に放電電流が多く流れないように電流制限抵抗を第1維持クランプ回路に設けたことで、維持放電の発生を弱めて放電電流を少なくし発光輝度を抑えている。また、発光負荷量が多い場合、多数の表示セル16、…、16に放電電流が分散されるが、電流制限抵抗を設けたことで表示セル16あたりの維持放電電流を低下しているため、電流供給不足とはならず、表示セル16あたりでは発光負荷量が少ない場合と同等の放電電流を供給でき、発光輝度も同程度に保持できる。これにより、図3に示すように発光負荷量の変化に対して輝度変動を低減できる。また、維持放電電流は第1維持クランプタイミングではMOSトランジスタT₄₁またはT₄₃から、第2維持クランプタイミングではMOSトランジスタT₄₀またはT₄₂から十分に電流を供給することができる。

【0047】以上説明したように、第2実施形態によれば、第1実施形態に記載した効果に加えて、表示負荷量に依存することなく、維持放電駆動マージンを安定にしつつ、かつ1つの維持パルスでの放電による発光強度を一定に保つことができる。

【0048】なお、本発明が上記各実施形態に限定されず、本発明の技術思想の範囲内において、各実施形態は適宜変更され得ることは明らかである。また上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等にすることができる。また、各図において、同一構成要素には同一符号を付している。

【0049】

【発明の効果】本発明は以上のように構成されているので、表示負荷量に依存することなく、維持放電駆動マージンを安定にしつつ、維持放電による発光強度をほぼ一定に保つことができるといった効果を奏する。

【図面の簡単な説明】

【図1】本発明にかかるPDPの維持パルス駆動方法及び駆動回路の一実施形態で用いられる各種信号を説明するためのタイミングチャートである。

【図2】図1のPDPにおける表示セルを駆動する駆動回路の第1実施形態の構成を示す回路構成図である。

【図3】表示率と輝度の関係を示すグラフである。

【図4】維持放電期間における維持電極に印加する維持

放電電流供給パルスの波形と、走査電極に印加する走査電極駆動波形と、維持放電電流供給パルスの波形及び走査電極駆動波形を発生するための各制御信号を示したものである。

【図5】図4のPDPにおける表示セルを駆動する駆動回路の第2実施形態の構成を示す回路構成図である。

【図6】交流放電メモリ動作型のPDPの一つの表示セルの構成を例示する斜視断面図である。

【図7】図6に示した表示セルをマトリクス配置して形成したPDPの概略の構成と制御回路及び各駆動ドライバを示したブロック図である。

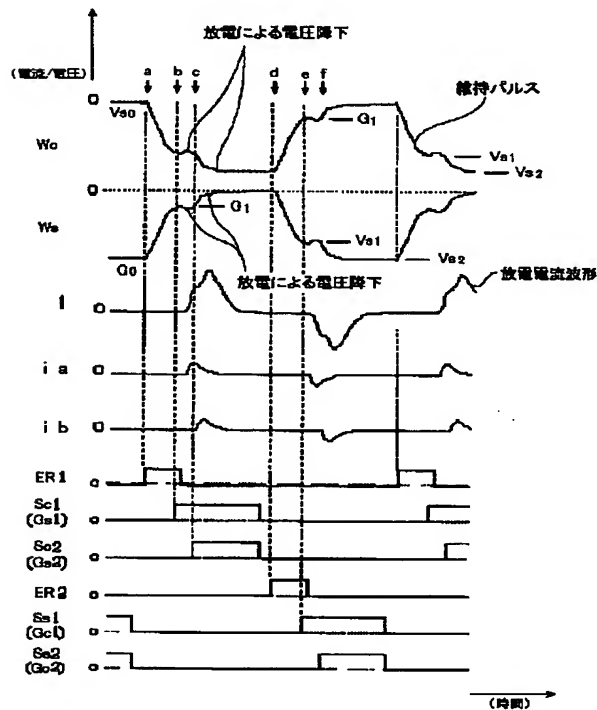
【図8】走査ドライバ、維持ドライバ、アドレスドライバから出力される駆動波形を示している。

【図9】従来技術の表示セルの1つに対応した駆動回路部の構成を示す回路図である。

【図10】1フレーム内に設定されるサブフィールドを示している。

【図11】従来技術における表示セル単位の維持パルス

【図1】



波形と維持放電電流供給パルスであり、同図 (a) は表示負荷量が小さい場合を、同図 (b) は表示負荷量が大い場合をそれぞれ示している。

【符号の説明】

3…走査電極

4…維持電極

15…プラズマディスプレイパネル (PDP)

16…表示セル

20…アドレスドライバ

21…走査ドライバ

22…維持ドライバ

Cp…パネル静電容量

ER1, Sc1, Sc2, Gs1, Gs2, ER2, G

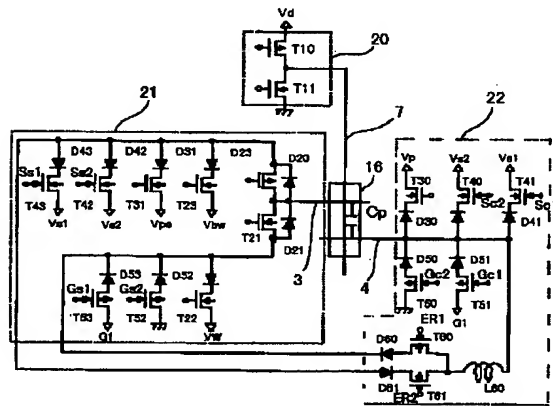
c1, Ss1, Ss2, Gc2…制御信号

I, ia, ib…維持放電電流供給パルス

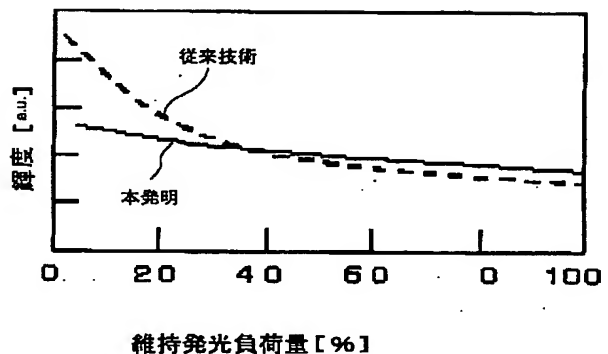
Wc…維持放電電流供給パルスの波形

Ws…走査電極駆動波形

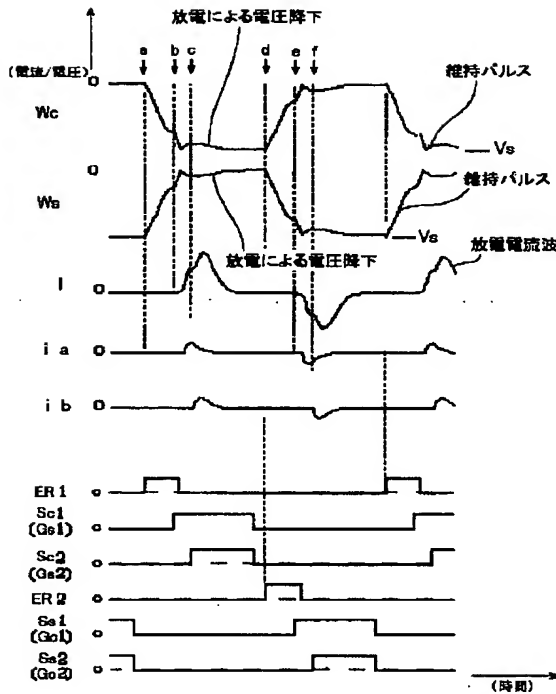
【図2】



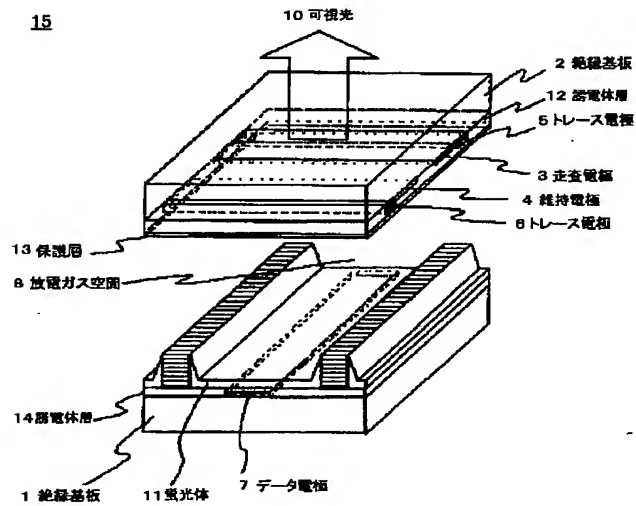
【図3】



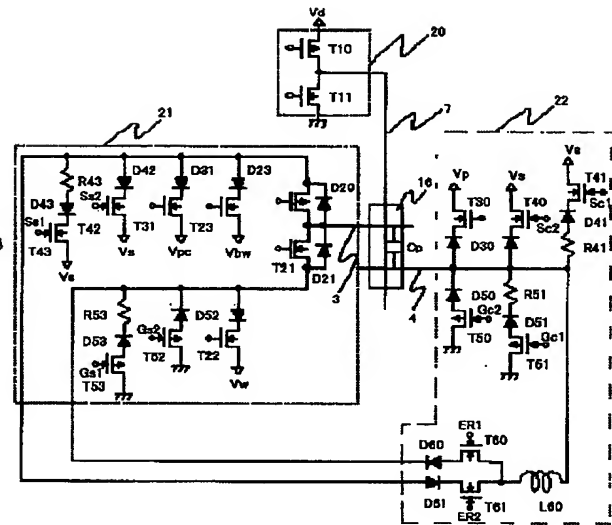
【図 4】



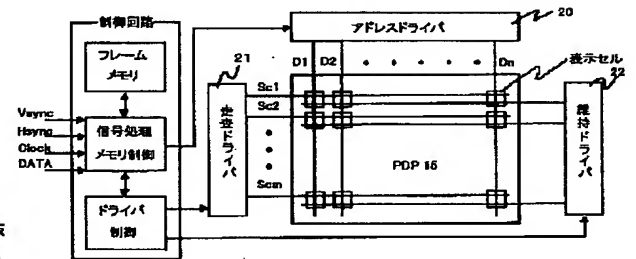
【図 6】



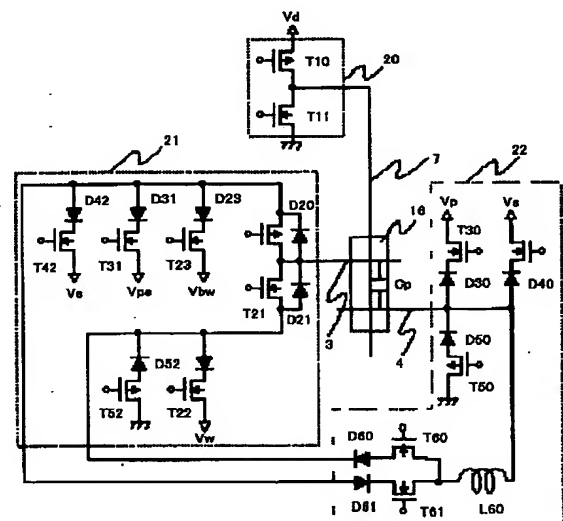
【図 5】



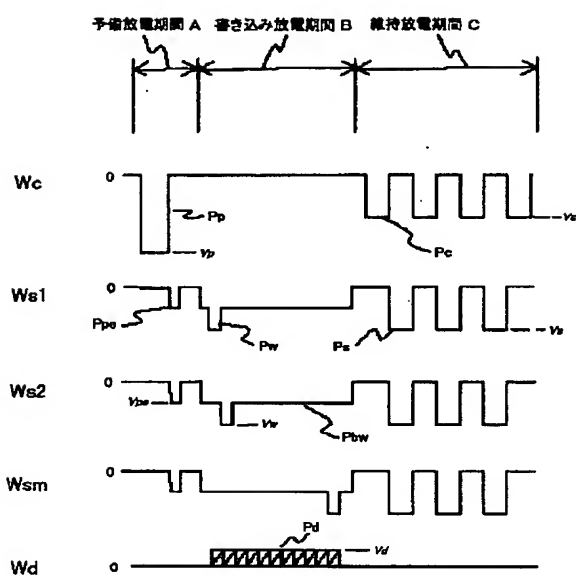
【図 7】



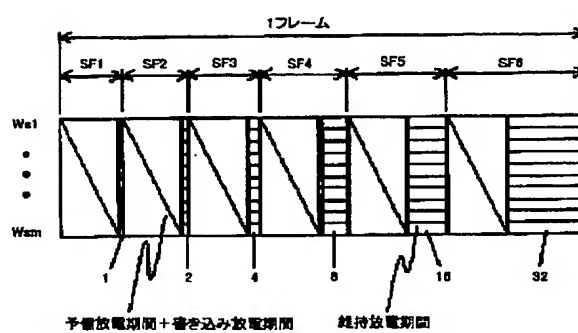
【図 9】



【図8】



【図10】



【図11】

